

2011-03-31

证券研究报告
行业研究 / 深度研究

电子

半导体封装行业研究报告

增持/维持评级

分析师

姚宏光

SAC 执业证书编号:s1000510120005

(0755)8249 2723

yaohg@mail.htlhsc.com.cn

联系人

吴庭昊

(0755)8253 8167

wuth@mail.htlhsc.com.cn

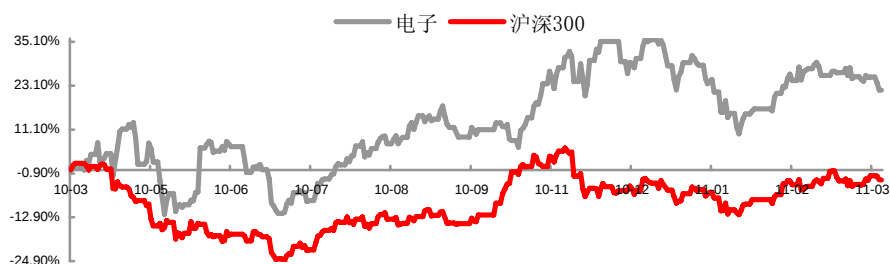
王小松

(0755)8212 5054

wangxs@mail.htlhsc.com.cn

- 随着半导体技术的发展,摩尔定律接近失效的边缘。产业链上 IC 设计、晶圆制造、封装测试各个环节的难度不断加大,技术门槛也越来越高,资本投入越来越大。由单个企业覆盖整个产业链工艺的难度显著加大。**半导体产业链向专业化、精细化分工发展是一个必然的大趋势。**
- 全球半导体产业整体成长放缓,产业结构发生调整,产能在区域上重新分配。半导体产业发达地区和不发达地区将会根据自身的优势在半导体产业链中有不同侧重地发展。**封装产能转移将持续,外包封装测试行业的增速有望超越全行业。**
- 芯片设计行业的技术壁垒和晶圆制造行业的资金壁垒决定了,在现阶段,**封装测试行业将是中国半导体产业发展的重点。**
- 在传统封装工艺中,黄金成本占比最高。目前采用铜丝替代金丝是一个大的趋势。用铜丝引线键合的芯片产品出货占比的上升有助于提高封装企业的盈利能力。
- 半导体封装的发展朝着小型化和多 I/O 化的大趋势方向发展。具体的技术发展包括多 I/O 引脚封装的 BGA 和小尺寸封装的 CSP 等。WLSCP 和 TSV 等新技术有望推动给芯片封装测试带来革命性的进步。
- 中国本土的封装测试企业各有特点:通富微电最直接享受全球产能转移;长电科技在技术上稳步发展、巩固其行业龙头地位;华天科技依托地域优势享受最高毛利率的同时通过投资实现技术的飞跃。
- 中国本土给封装企业做配套的上游企业,如康强电子和新华锦,都有望在封装行业升级换代的过程中提升自己的行业地位。
- 风险提示:**全球领先的封装测试企业在中国大陆直接投资,这将加大行业内的竞争。同时用工成本的上升将直接影响半导体封装企业的盈利能力。

最近 52 周行业表现



目 录

半导体封装产能持续转移	5
半导体封装环节至关重要	5
产业分工精细化	6
中国半导体封装产业长期看好.....	7
全球半导体产业增速放缓	7
封装产能持续转移	8
封装是中国半导体产业的重心	9
半导体封装技术浅析	14
封装形式演进带来工艺流程变革	16
键合材料之铜代替金	17
高密度、多引脚 - BGA	19
小型化-芯片级封装 CSP	23
WLP 改变传统封装流程	23
未来的封装-多系统集成	24
3D SIP 关键 - TSV 技术	25
相关上市公司浅析.....	26
长电科技-国内本土封装龙头	26
通富微电-最直接享受国际产能转移	27
华天科技-投资西钛实现跳跃发展	28
康强电子-铜代金的选择	28
新华锦-即将粉墨登场的封装材料新贵	29
风险提示	29

图表目录

图 1:	集成电路芯片制造流程	5
图 2:	集成电路芯片内部结构剖解	5
图 3:	全球半导体产业链结构	6
图 4:	Intel 全球芯片制造基地	8
图 5:	半导体封装市场外包占比持续上升	9
图 6:	代工封装市场增速超越全行业	9
图 7:	芯片设计行业研发投入高	10
图 8:	晶圆制造企业资本开销比率	11
图 9:	晶圆企业数目随技术发展而减少	12
图 10:	封装是半导体产业的劳动密集行业	12
图 11:	低 I/O 密度封装形式	14
图 12:	高 I/O 密度封装形式	14
图 13:	Intel CPU 的晶体引脚和晶体管集成度发展历程	14
图 14:	集成电路封装形式演进历程	15
图 15:	集成电路封装技术的历史演进	15
图 16:	传统半导体封装的工艺流程	16
图 17:	键合工艺详细流程	17
图 18:	日月光 ASE 对矽品 SPIL 市盈率之溢价	18
图 19:	半导体封装的历史技术演进路线	19
图 20:	BGA 封装形式市场份额不断提升	19
图 21:	QFP 封装形式	20
图 22:	BGA 封装形式	20
图 23:	采用金属引线键合的 BGA 封装结构	21
图 24:	采用倒置芯片的 BGA 封装结构	21
图 25:	BGA 封装用锡球	22
图 26:	中国半导体封装材料市场情况	22
图 27:	WLP 封装流程	23
图 28:	MCM 结构示意图	24
图 29:	MCM 剖面结构图	24
图 30:	一个采用了引线键合和倒置芯片的 3D SIP 结构	24
图 31:	采用 TSV 技术的 3D SIP 封装结构	25
图 32:	全球主要封装企业营收比较	26
图 33:	通富微电出口销售占比	27
图 34:	主要芯片封测企业毛利率比较	28
表格 1:	2010 年 Q1 全球半导体企业排名	7
表格 2:	晶圆厂资金投入额度大	11
表格 3:	台湾集成电路产业分布	13
表格 4:	传统半导体封装流程介绍	16
表格 5:	重要封装用金属特性比较	17
表格 6:	IC 基板在全球主要封装企业的普及度	21

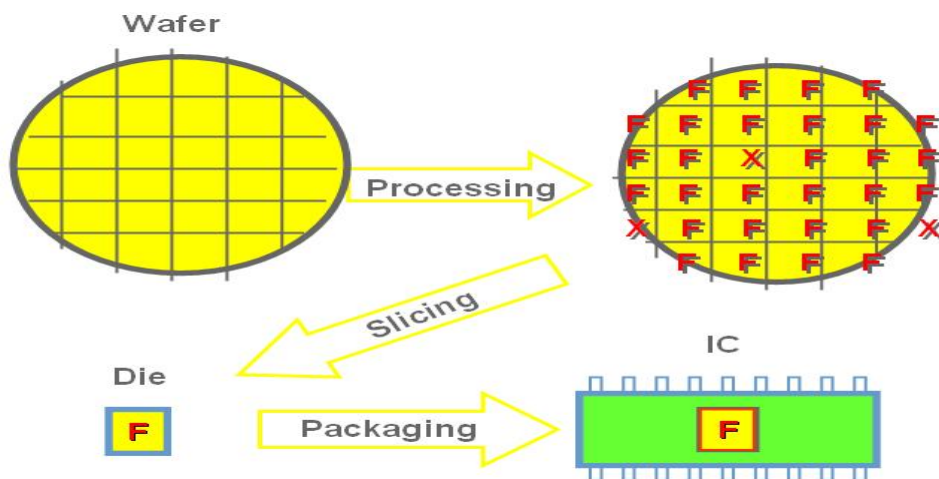
表格 7: IC 基板在台湾芯片设计企业的普及度	21
表格 8: 中国内地 2007-2009 年封装测试行业销售排名	26
表格 9: 全球领先封装企业向大陆转移产能.....	29

半导体封装产能持续转移

半导体封装环节至关重要

半导体芯片的大体制备流程包括芯片设计->晶圆制造->封装测试。所谓半导体“封装（Packaging）”，是半导体芯片生产过程的最后一道工序，是将集成电路用绝缘的材料打包的技术。封装工艺主要有以下功能：功率分配（电源分配）、信号分配、散热通道、隔离保护和机械支持等。封装工艺对于芯片来说是必须的，也是至关重要的一个环节。因为芯片必须与外界隔离，以防止空气中的杂质对芯片电路的腐蚀而造成电气性能的下降。另外，封装后的芯片也更便于安装和运输。可以说封装是半导体集成电路与电路板的链接桥梁，封装技术的好坏还直接影响到芯片自身的性能和 PCB 的设计与制造。

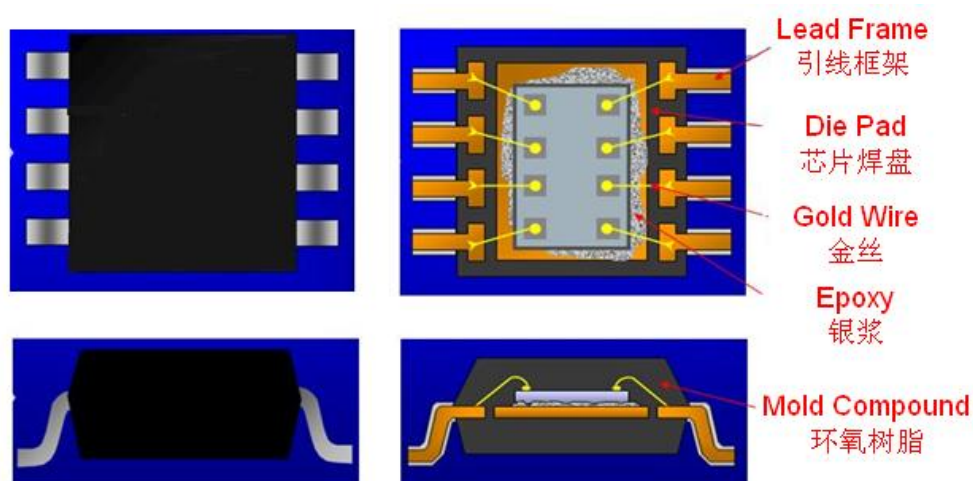
图 1： 集成电路芯片制造流程



资料来源：华泰联合证券研究所

一个完成的集成电路结构如下图所示，芯片放置在引线框架上，用金丝连接后，用环氧树脂把封起来，与外部隔绝。

图 2： 集成电路芯片内部结构剖解



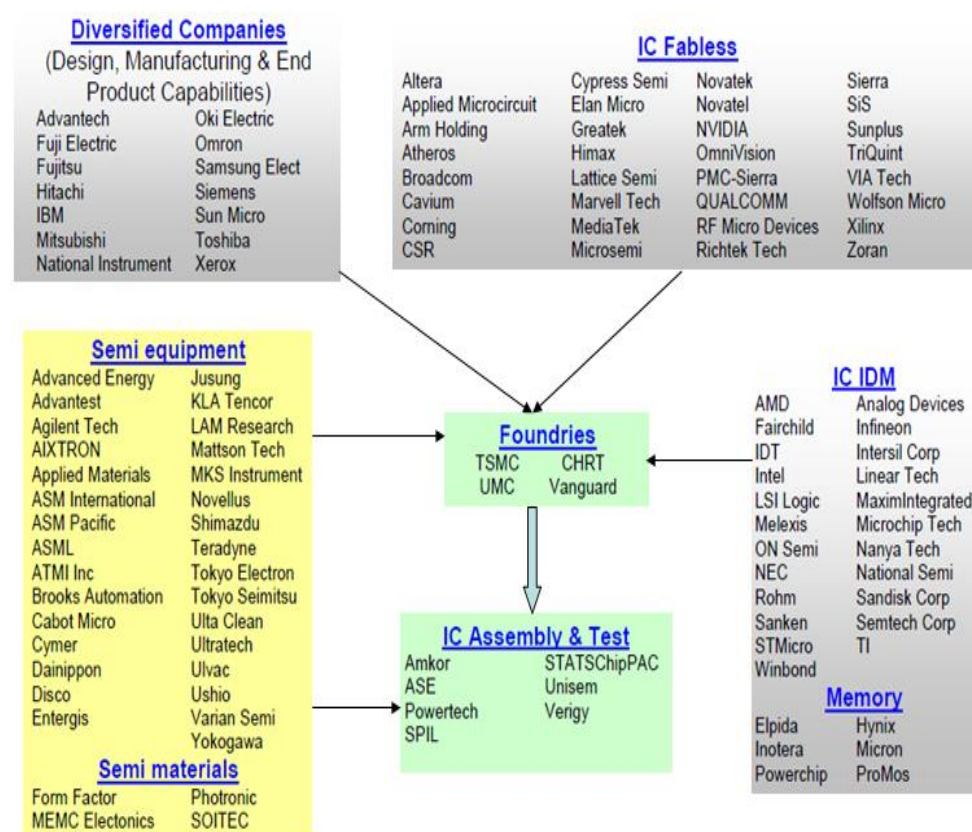
资料来源：华泰联合证券研究所

产业分工精细化

随着半导体产业的发展，“摩尔”定律持续地发酵，IC 芯片集成度以几何级数上升，线宽大幅下降。以 INTEL CPU 芯片为例，线宽已经由 1978 年推出的 8086 的 3 μm 发展到 2010 年推出 Core i7 的 45nm，对应的晶体管集成度由 2.9 万只发展到 7.8 亿只。产业链上 IC 设计、晶圆制造、封装测试各个环节的难度不断加大，技术门槛也越来越高。同时随着技术水平的飞升和规模的扩大，产业链中的多个环节对资本投入的要求也大幅提高。由单个企业做完覆盖整个产业链工艺的难度越来越大。在这样的大环境下，产业链向专业化、精细化分工发展是一个必然的大趋势。

目前全球的半导体产业链大致可以归纳为几大类参与者：IDM 集成设备制造商；Fabless 芯片设计商；Foundries 晶圆制造商；Packaging(Assembly&Test)封装测试商；以及 Semi Equipment & Materials 半导体设备和原料供应商等。

图 3： 全球半导体产业链结构



资料来源：JP Morgan，华泰联合证券研究所

在半导体产业发展的初期，大多数企业都覆盖集成电路制造整个产业链的全部工序，从芯片设计到晶圆制造，到最后的封装测试。这种企业就是所谓的集成设备制造商 IDM (Integrated Device Manufacturers)。目前全球前二十大半导体厂商中，英特尔、三星、德州仪器、东芝等都是 IDM。

表格 1: 2010 年 Q1 全球半导体企业排名

排名	公司名称	2009 年全年营收 (百万美元)	排名	公司名称	2009 年全年营收 (百万 美元)
1	Intel Corp.	32,325	11	AMD***	5,403
2	Samsung Electronics	21,296	12	Qualcomm***	6,409
3	Toshiba Miconductor	9,537	13	Infineon	4,617
4	Texas Instruments	9,697	14	Broadcom***	4,271
5	TSMC**	8,989	15	Sony	5,245
6	Renesas Technology*	9,649	16	Panasonic	4,034
7	Hynix	6,320	17	NXP	3,547
8	STMicroelectronics	8,466	18	MediaTek***	3,500
9	Micron Technology	5,450	19	Nvidia***	3,151
10	Elpida	3,948	20	Freescale	3,302

* 为 Renesas 和 NEC 合并数据; ** 为晶圆制造企业; *** 为芯片设计企业

资料来源: IC Insight, 华泰联合证券研究所

在 2010 年全球前 20 的半导体企业, 虽然 IDM 企业仍然占据行业的龙头地位, 但是一些专注于产业链中的单一环节的企业的地位已经显著提升。例如在前 20 位企业中出现了专注于晶圆制造的台积电 TSMC 和专注于芯片设计的 Qualcomm、Broadcom、MediaTek 等公司。

中国半导体封装产业长期看好

全球半导体产业增速放缓

2009 年由于全球金融危机, 半导体产业滑入低谷, 全球销售额 2263 亿美元。2010 年半导体市场状况非常良好, 呈现非常强劲的成长。根据 SIA 的最新报告, 2010 年全球半导体产业销售增长 31.8%, 市场达到 2983 亿美元。SIA 预测全球半导体产业将由 10 年的快速暴发恢复到平稳成长, 销售额在 2011 年增长 6.0%, 市场达到 3187 亿美元, 2012 年增长 3.4%, 市场达到 3297 亿美元。

中长期来看, 我们预计全球半导体产业的成长放缓。从技术层面来说, 由于摩尔定律接近极限, 半导体的技术发展出现了一些瓶颈, 集成度再按照几何级数来发展越来越困难。从市场层面来分析: 首先, 目前电子产品中适合使用集成电路的部件已经基本都采用了各种各样的芯片, 而一些传统元器件, 如被动元件, 不太可能大规模地采用集成电路技术来实现的。现在电子产品中半导体所占比重上升非常缓慢, 集成电路在电子产品中的应用率已经达到 S 曲线上端的成熟期。另一个重要原因是半导体产品的平均价格持续下跌。而且当半导体产品逐渐从企业应用产品转移到消费类产品后, 由于普通消费者对价格的敏感度较高, 半导体产品的价格下跌幅度会更快一些。最后一个因素就是产能转移。由于越来越多的半导体产品的业务由发达地区向发展中地区迁徙, 也加速了价格的下跌。

在全球半导体产业整体成长放缓的大趋势下伴随的是产业结构的调整和产业链产能在区域上的重新分配。半导体产业发达地区和不发达地区将会根据自身的优势在半导体产业链中有不同侧重地发展。

封装产能持续转移

传统的 IDM 厂商面对于半导体技术日新月异的发展步伐和对资本需求的膨胀，自身也更倾向消减业务覆盖面而集中于自己最具有核心优势的环节，转而向那些针对其上游或者下游环节的企业进行合作甚至扶持。

最典型的例子就是全球第二大 CPU 制造商 AMD 在 2009 年剥离其制造业务，与中东的石油资本合作成立晶圆制造代工企业 Globalfoundreis，并收购新加坡特许半导体（Chartered），成为全球第三大晶圆制造代工企业。

INTEL 在产能转移上也不甘落后。目前 INTEL 在全球拥有 15 个芯片制造厂，其中 9 个是晶圆制造厂，6 个为封装测试厂。由于技术限制出口的原因，INTEL 仍然将主要的晶圆厂保留在美国本土，但是 INTEL 已经将全部的封装测试厂建造了美国本土以外，其中 5 个在亚洲。

图 4： Intel 全球芯片制造基地



资料来源：INTEL，华泰联合证券研究所

日本和欧洲半导体企业在产能转移上也不输给他们的北美对手。日本企业富士通自 1997 年在中国成立合资企业从事封装业务以来，就不断转移其半导体制造业务。到目前为止已经关闭其位于日本本土的三座封装厂之一，并计划未来将其全部日本本土封装产能转移到中国。东芝半导体在 2010 年关闭日本本土封装厂，目前晶圆制造外包给台积电和三星，封装外包给中国大陆和台湾企业，外包比率已经达到了 80%。而且飞思卡尔、赛意法等全球的知名半导体企业都已经在中国设立了芯片封装测试基地。

根据调查机构 Gartner 2010 年 3 月的预测，2009 年全球半导体封装测试市场萎缩 16.4%，市场规模达到 380 亿美元。其中外包代工封装市场达到 172 亿美元，占比 45.2%。随着 2010 年全球经济的恢复，Gartner 预计半导体封装市场将强劲反弹 17.7%，市场规模达到 448 亿美元，而外包代工封装市场将达到 217 亿美元，增幅 26.2%。预计在 2010-2014 年，半导体封装市场将增长到 591 亿美元，而其中外包代工市场的增速持续高于全行业，占比保持上升趋势，有望在 2011、2012 年超过 IDM 封装市场。

图 5： 半导体封装市场外包占比持续上升

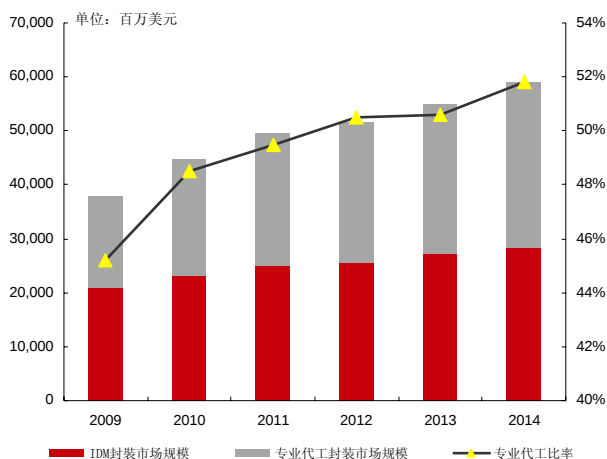
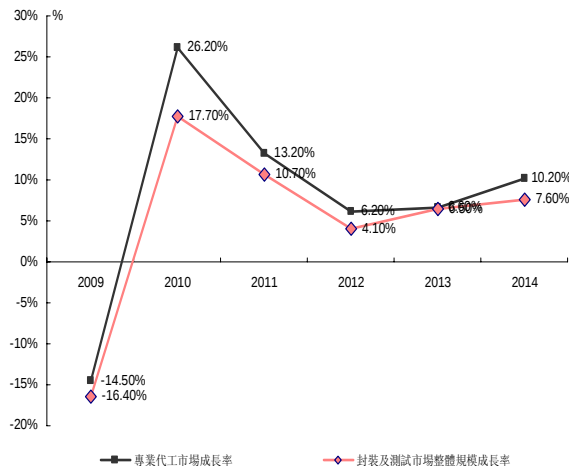


图 6： 代工封装市场增速超越全行业



资料来源：Gartner，日月光 ASE 公司资料，华泰联合证券研究所

全球半导体产业在吸取了 2000 年互联网泡沫破灭的教训后，已经改变了肆意投资的策略，谨慎控制产能，积极改善财务结构，低负债经营成为业界共识。除此之外，IDM 大厂外包的进程加快，为封装产业创造出更多的机会。总体上来看，整个产业进入一个“质变”的过程，特征为企业轻资产经营、IDM 加快外包、市场转向中国大陆等发展中地区。在未来几年，封装产业成长超过有望超过整个半导体以及晶圆代工产业。我们预计半导体产业类细分分工和产能转移的大趋势仍将延续，而国内的半导体企业有望把握这一趋势而迎来一轮新的发展。

封装是中国半导体产业的重心

政策大力扶植半导体产业

整体来看，中国半导体产业相对落后于美国、日本、韩国和台湾等地区。具体的表征有：第一，从业企业少；第二，产业链覆盖不全；第三，技术依赖进口，相对落后。针对产业落后的现状，国家也加大了政策的扶持力度。基于集成电路对于国民经济和国家安全的高度重要性，中国政府对集成电路产业的发展给予了一贯的高度关注，并先后采取了多项优惠措施。

2000 年 6 月形成的《鼓励软件产业和集成电路产业发展的若干政策》（老 18 号文）和后续的实施细则对芯片企业实施了税收优惠。2008 年 1 月，财政部和国家税务总局发布了《关于企业所得税若干优惠政策的通知》，对集成电路企业所享受的所得税优惠政策进一步给予明确。2009 年 2 月通过的《电子信息产业调整振兴规划》中，更是将“建立自主可控的集成电路产业体系”作为未来国内信息产业发展的三大重

点任务之一，并在五大发展举措中明确提出“加大投入，集中力量实施集成电路升级”。2011 年《关于进一步鼓励软件产业和集成电路产业发展的若干政策》(新 18 号文件)也顺利出台。在财税政策方面，“新 18 号文”的相关优惠政策有 9 条之多，比 18 号文多出 4 条。除继续执行原“18 号文件”确定的软件增值税优惠政策外，其它税收优惠也得到进一步强化和完善在加紧制定当中。新政较原文件又一差异，主要还增加了投融资支持等元素，首次提出了从税收和资金方面全力促进软件产业和集成电路产业的优秀企业发展壮大和兼并重组，加强产业资源整合。这将有助于行业集中度的进一步提升。

除此之外，在国家确立的十六个部级重大专项中，有两个都和半导体产业密切相关。其中“核心电子器件、高端通用芯片及基础软件产品”(核高基)重大专项的主要目标是：在芯片、软件和电子器件领域，追赶国际技术和产业的迅速发展，攻克高端通用芯片、基础软件和核心电子器件的关键技术。而“极大规模集成电路制造装备与成套工艺专项”(02 专项)则是专门针对提高我国集成电路制造产业的整体水平，攻克极大规模集成电路制造核心技术。

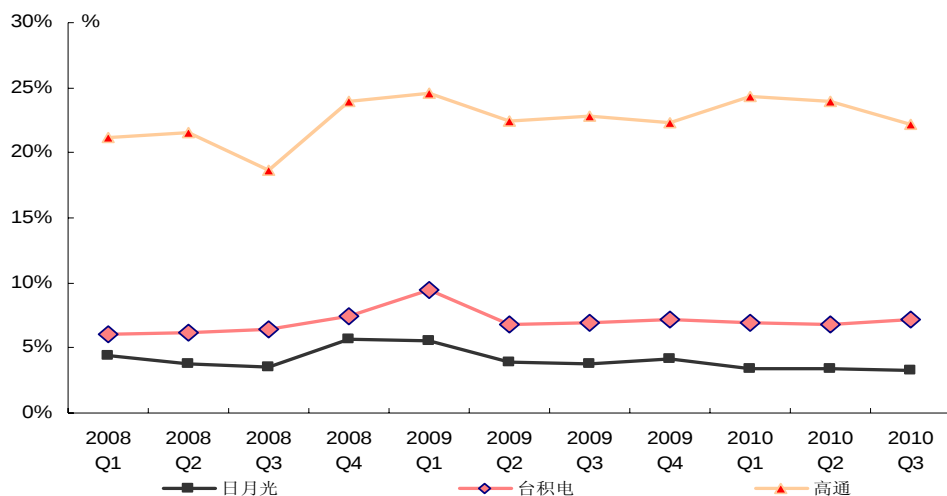
根据国家发展规划和战略，预期未来国家还将出台更多针对集成电路产业的优惠，这将有力地推动我国集成电路产业的健康稳步发展。

芯片设计技术投入大，壁垒高

我们仔细分析半导体产业链上下游各个工艺，各个环节之间的行业特征越来越明显，差异越来越大。首先看轻资产的芯片设计(Fabless)业务，这是一个高度技术密集的产业。欧美、日本企业经过几十年的技术积累，现在已经基本把芯片设计的核心技术掌握在手中，并且建立了垄断的态势。

芯片设计企业需要对研发投入大量的资金。由下图所示的研发费用的占比我们可以看出，以高通 Qualcomm 为代表的芯片设计企业需要对研发保持高度的资金投入，台积电 TSMC 所代表的晶圆制造企业和日月光 ASE 代表的封装测试行业对研发资金的投入远远低于设计行业，而又以封装测试行业的技术投入需求最低。

图 7： 芯片设计行业研发投入高



资料来源：公司资料，华泰联合证券研究所

晶圆制造资金投入大，难切入

再来看晶圆制造（Foundry）业务，这是一个资本和技术密集产业，但以资本密集为主。晶圆厂的关键设备 - 光刻机的价格在千万美元到亿美金级别，一个晶圆工厂的投资现在是以十亿美金的规模来计划。

表格 2：晶圆厂资金投入额度大

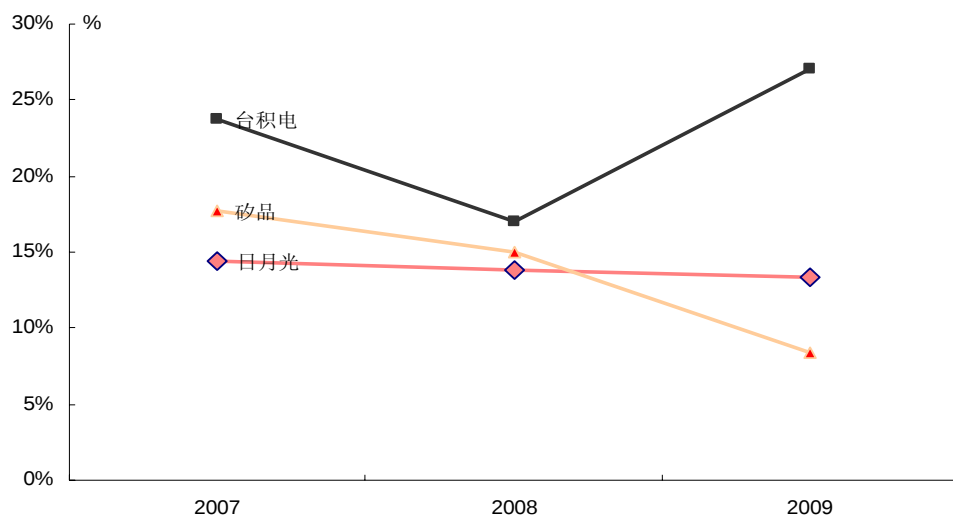
	公司	厂名	技术	投资额(亿美元)	地点
2011	Intel	Fab 42	14 nm	50	美国
2010	TSMC	Fab15	28 nm	93.4	台湾
2007	Intel	Fab68	65nm	25	中国

资料来源：公司资料，华泰联合证券研究所

同时，从技术的角度来看，未来摩尔定律持续推进的难度日益增加，研发费用也必然逐步上升。以台积电 TSMC 为例，在过去五年研发人员扩充三倍，同一期间研发支出增加两倍强。其最重要的原因就是摩尔定律接近极限而导致的技术开发难度加大。摩尔定律预测半导体的集成度每 18 个月就翻番。回顾历史，摩尔定律是正确的，集成电路的线宽已经微米级别发展到纳米级别。同时晶圆制造技术的升级换代也加快，从微米级别加速进步到纳米级别，从 90nm 到 65nm 到目前 CPU 普遍采用的 45nm 技术的更新时间间隔缩短，目前已经在开展 20nm 级别的制程研究中。但是现在，光学显影的方法已经发展到了极限，很难再进一步缩减晶片尺寸。未来，将需要转换到非光学显影的方法，这意味着更高的成本。

晶圆设备更新和技术的发展需要巨大的资本开销来支持，从下图我们可以看出，台积电的资本开销占营收比率大于封装企业日月光 ASE 和矽品 SPIL。

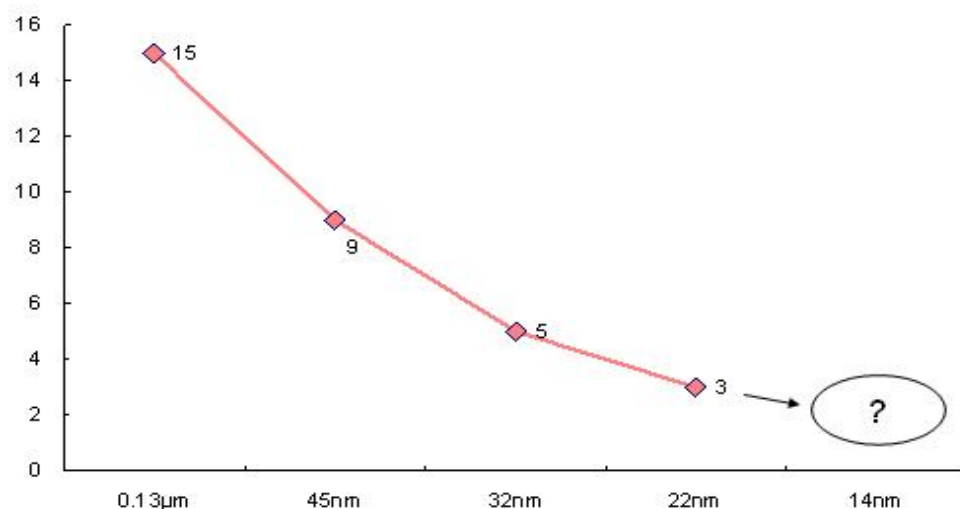
图 8：晶圆制造企业资本开销比率



资料来源：公司资料，华泰联合证券研究所

根据 International Business Strategies(IBM)公司的分析, 随着摩尔定律的发展, 芯片集成度的提高和线宽的减小, 全球晶圆企业中能够提供相应技术的公司数目由 0.13 μm 技术时代的 15 家萎缩到 45 纳米技术时代的 9 家。IBM 预计在 32 纳米和 22 纳米时代将分别只剩下 5 家和 3 家公司能提供相应技术的晶圆制造服务。“马太效应”将在晶圆制造产业显著体现。

图 9: 晶圆企业数目随技术发展而减少

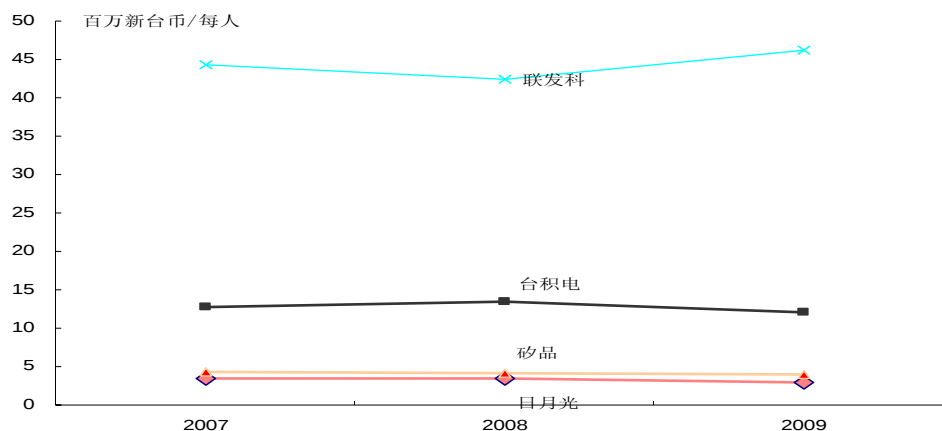


资料来源: IBM, 华泰联合证券研究所

封装测试行业最适合中国发展半导体产业

最后再来看芯片封装(Package)行业, 这是一个技术和劳动力密集产业, 在半导体产业链中是劳动力最密集的。我们参考台湾本土半导体产业链中的联发科、台积电、日月光和矽品的人均创造营收指标, 可以看出, 专注于技术的 IC 设计行业人均创造营收大约是晶圆制造行业的 3 倍左右, 大约是封测行业的 10 倍左右。技术和资本密集的晶圆制造环节人均创造营收大约为芯片封装环节人均创造营收的 3 倍左右。半导体产业这两个中下游的环节在人力成本上具有显著区别。

图 10: 封装是半导体产业的劳动密集行业



资料来源: 公司资料, 华泰联合证券研究所

考虑到中国半导体产业的综合水平，我们认为半导体封装测试环节是最适合中国企业切入全球半导体产业链的。基本逻辑也很明确，芯片设计领域技术壁垒很高，中国目前半导体产业薄弱的技术储备不具备实力去直接抢夺国际大厂商的市场，中国芯片设计企业还只能在一些小行业里从事一些比较初级的开发作业，不具备国际竞争的實力。而在晶圆制造行业，一方面技术更新换代进程加快，另一方面对资金、技术的要求较高，风险较大，行业的“马太效应”明显，目前新企业进入晶圆制造行业的难度不断增大。半导体封装行业是集成电路产业链三层结构中技术要求要求最低，同时也是劳动力最密集的一个领域，最适合中国企业借助于相对较低的劳动力优势去切入的半导体产业的。

半导体封装测试是全球半导体企业最早向中国转移的产业。近几年来，中国封装测试企业快速成长，国外半导体公司也向中国大举转移封装测试产能，封测业务外包已成为国际 IC 大厂的必然选择，从 2007 年至今已有 10 多家 IDM 企业的封测工厂关闭，中国的半导体封装测试行业充满生机。封装测试行业已成为中国半导体产业的主體，占据着半壁江山，而且在技术上也开始向国际先进水平靠拢。全球封测产能向中国转移加速，中国封测业市场继续呈增长趋势，半导体封测业面临着良好的发展机遇。

根据中国半导体行业协会的统计，2010 年上半年中国集成电路产量为 302.5 亿块，行业实现销售收入 666 亿元，与 2009 年上半年同期增长 45.1%。其中芯片设计业销售规模达到 128.47 亿元，同比增速 9.8%；芯片制造业销售收入为 209.21 亿元，同比增长 51%，而封装测试也销售收入规模为 328.35 亿元，同比增长 61.4%。根据协会初步统计，2010 年中国集成电路产业销售额为 1424 亿元，其中芯片设计业销售 383 亿元，芯片制造业销售 409 亿元，封装测试行业销售额为 632 亿元。封装测试环节是我国集成电路产业链中相对成熟的环节，其产值一度占据我国集成电路产业总产值的 70%。“近年来，由于我国集成电路设计和芯片制造业的快速发展，封测业所占比例有所下降，但仍然占据我国集成电路产业的半壁江山。随着‘摩尔定律’日益接近其物理极限，业界越来越深刻地认识到，在‘后摩尔定律’时代，封测产业将挑起技术进步的大梁。”反观台湾半导体产业的产值分布是以晶圆制造为重，芯片设计和封装测试并列的局面。

表格 3：台湾集成电路产业分布

行业产值 (亿元新台币)	2006	2007	2008	2009	2010F
全部 IC 产业	13933	14574	13743	12497	15441
IC 设计	3234	3997	3749	3859	4365
IC 制造	7667	7274	6542	5766	7448
IC 封测	3032	3303	3182	2872	3628

资料来源：TSIA，工研院 IEK，华泰联合证券研究所

我们预测未来全球的半导体行业在将呈现很明显的区域特征。欧美和日本的格局是芯片设计>晶圆制造>封装测试，台湾的格局是晶圆制造>芯片设计>封装测试，而中国的格局是封装测试>芯片设计>晶圆制造。

半导体封装技术浅析

根据集成电路的不同需求，可以采取不同的封装形式。目前在市面上存在多种广泛使用的封装形式。而且这个封装模式本身也在随着技术的发展而逐渐演进。

图 11： 低 I/O 密度封装形式

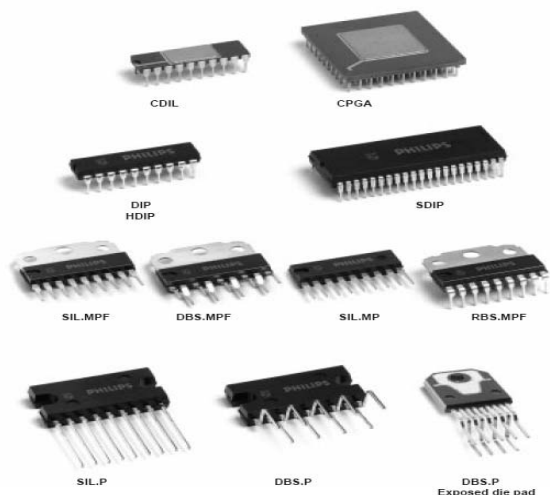
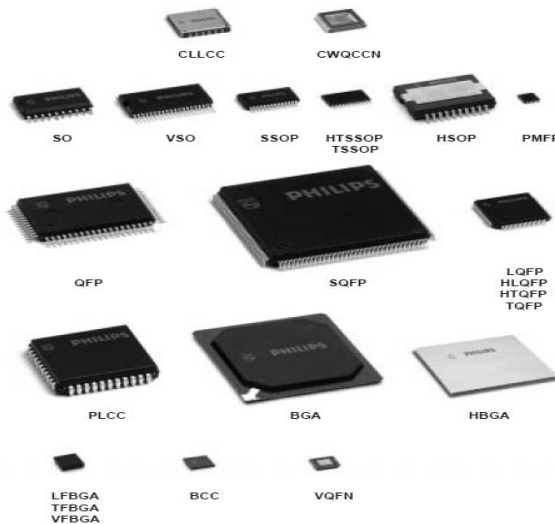


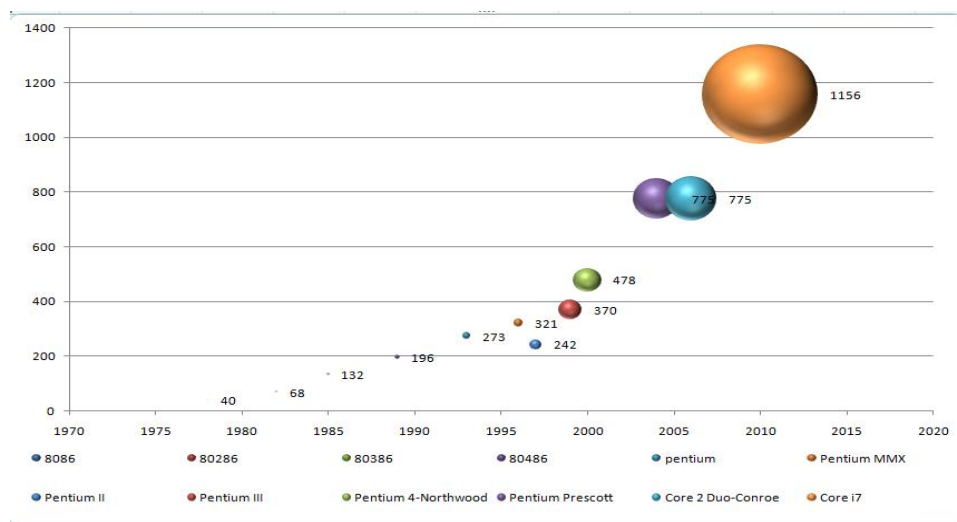
图 12： 高 I/O 密度封装形式



资料来源：华泰联合证券研究所

芯片封装技术已经历了好几代的变迁，代表性的技术指标飞速发展，包括芯片面积与封装面积之比越来越接近，适用频率越来越高，耐温性能越来越好，以及引脚数目增多，引脚间距减小，重量减小，可靠性提高等等。

图 13： Intel CPU 的晶体引脚和晶体管集成度发展历程



资料来源：华泰联合证券研究所

这些变化的最根本因素来自于市场需求。从 80 年代中后期开始，电子产品正朝便携式和小型化、网络化和多媒体化发展，这种市场需求对电路组装技术提出了相应的要求：单位体积信息的提高和单位时间信息的提高。为了满足这些要求，势必要提高电路组装的功能密度，这就成为了促进芯片封装技术发展的最重要因素。

从封装技术的发展历程看，半导体封装技术发展包括 5 个发展阶段，沿 3 个趋势发展：尺寸缩小、功能转换与性能提高、技术融合。最早出现的封装形态 DIP 正在快速萎缩，目前，全球半导体封装的主流技术正处在第三阶段的成熟期，以 CSP 和 BGA 等主要封装形式进行大规模生产，同时也在向第四、第五阶段发展。

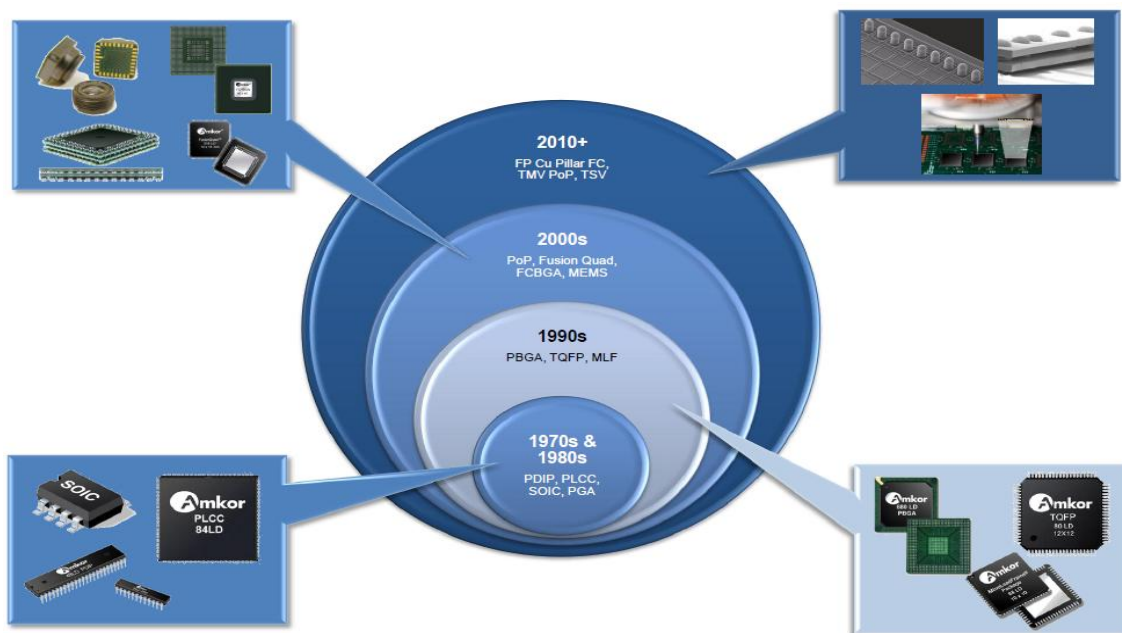
图 14： 集成电路封装形式演进历程



资料来源：通富微电招股书，华泰联合证券研究所

未来的封装技术发展方向包含以下的一些方式：圆晶级封装（WLCSP），覆晶封装（Flip Chip），系统封装（SiP），硅穿孔（Through-Silicon-Via），射频模组（RF Module），Bumping 技术的印刷（Printing）和电镀（Plating）等。

图 15： 集成电路封装技术的历史演进



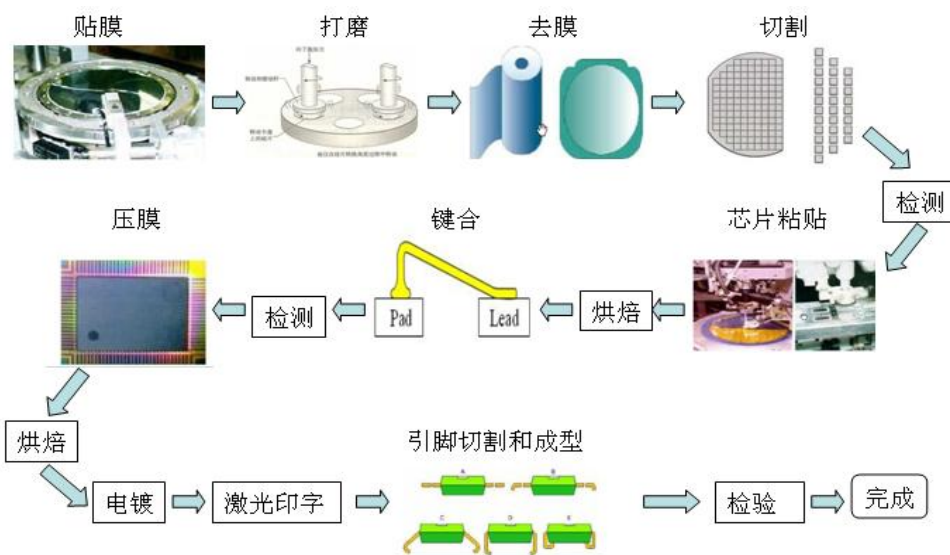
资料来源：Amkor 公司资料，华泰联合证券研究所

目前，发达国家在技术水平上占有优势，国际集成电路封装技术以 BGA、CSP 为主流技术路线，而中国本土封测厂商产品以中、低端为主，封装形式以 DIP、SOP、QFP 为主，并在向 BGA、CSP 发展的道路中。提升内地集成电路企业的实力，促进其技术升级是做强内地集成电路企业的必由之路。

封装形式演进带来工艺流程变革

半导体芯片的封装针对不同的封装方式在工艺流程设计上略有不同，现在普遍采用的 DIP、SOP 等封装都沿用下图所示的一个工艺流程，主要的工艺包含：贴膜 - 打磨 - 去膜 - 切割 - 粘贴 - 键合 - 压膜 - 烘焙 - 电镀 - 印字 - 引脚成型。

图 16： 传统半导体封装的工艺流程



资料来源：华泰联合证券研究所

其中各个环节的大致功能如下表所述：

表格 4：传统半导体封装流程介绍

工艺流程	功能介绍
贴膜	在晶圆正面贴一层保护膜，以防止在打磨时受到污染或磨损电路
打磨	把晶圆的厚度减薄，通常晶圆厚度是 80-230 μm ，电路自身厚度 10 μm
去膜、贴膜	去除保护膜，再用胶膜和钢圈固定圆晶以防止切割时圆晶分裂
切割	金刚石刀高速旋转切开晶圆，将晶圆 wafer 切成 Die
粘贴	用粘合剂把 Die 和引线框架 Lead Frame 粘在一起
烘焙	采用高频加热的方法使粘合剂固化，让 Die 和 Lead Frame 牢固粘合
键合	用金属引线把 Die 上的焊点和引线框架上的引线连接起来，实现电路导通
压膜	将键合后的产品封起来以防止环境对 Die 的影响
电镀	在引脚上镀一层保护膜以防止环境对引线的影响
引脚切割、成型	将引脚整理成规定的形状

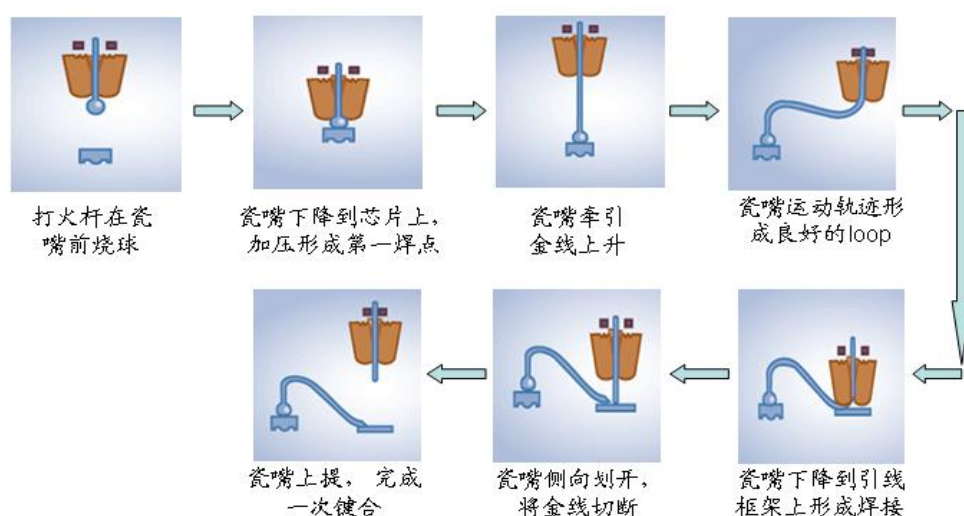
资料来源：华泰联合证券研究所

现在一些新的封装形式，如 BGA 和 CSP 系列，所采用的工艺流程、具体操作和上图有所不同。而且随着封装技术的不断进步，整个工艺流程以及在某些环节都出现了一些变化。

键合材料之铜代替金

封装模式在发展，封装所用的材料也在进步。在半导体封装工艺过程中较为关键的一个步骤就是引线键合工艺，也就是把芯片电极面朝上粘贴在封装基座上，用金属丝将芯片电极（Pad）与引线框架上对应的电极（Lead）通过焊接的方法连接的过程。引线键合的目的是把半导体芯片和外部封装框架电气导通，以确保电信号传递的畅通。键合的焊接方式有热压焊、超声焊和金丝球焊三种。其中最具代笔性的是金丝球焊。其主要的流程是将底座加热到 300 摄氏度，把金丝穿过陶瓷或者红宝石劈刀中毛细管，用氢气火焰将金丝端头烧成球后再用劈刀将金丝球压在电极上实现焊接键合。

图 17： 键合工艺详细流程



资料来源：华泰联合证券研究所

金属导线材料的选择会影响到焊接质量、器材可靠性等方面。理想的材料应该达到下面的性能要求：可与半导体材料形成良好的接触，化学性能稳定，与半导体材料间有很强的结合力，导电性能良好，容易焊接，在键合过程中可以保持一定的形状。黄金作为一种金属，它化学性能稳定，导电性能好，延展性能优异，容易加工成丝，因此成为键合的首选材料。由于其优异的性能，目前半导体封装行业大多是采用金线键合。

表格 5：重要封装用金属特性比较

材料	相对导电率	抗拉强度 (N/mm ²)	热导率 (W/mK)	金属活性比较	布氏硬度	价格
金	71	130-140	296.4	低	20	昂贵
银	100	160-180	418.7	较低	25	贵
铜	95	200-220	396.4	中	40	中
铝	60	70-80	222	高	25	低

资料来源：华泰联合证券研究所

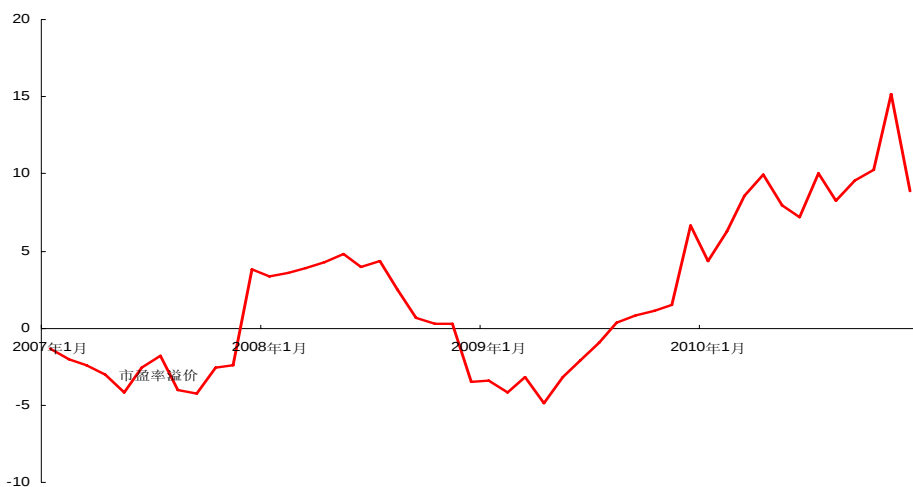
但是由于黄金作为贵金属，具有明显的稀缺性，价格昂贵，导致封装成本高。随着封装技术的发展，铜丝价格低廉，机械、电子、热学性能优异，因此被认为是金丝最好的替代品。与金丝键合工艺相比，采用铜丝键合在工艺上存在几个主要的问题。首先是铜丝容易氧化，氧化后焊接难度大；第二是铜丝硬度高，在键合过程中容易对芯片形成损伤；第三是形球过程中铜球表面容易形成铜氧化物；最后在封装后铜丝容易受到塑封材料中卤化物的腐蚀。

随着世界黄金价格的不断上涨，以及对铜丝物理、化学特性的实验改进，在高密度封装要求以及半导体制造业成本的多重压力之下，铜丝键合工艺面临新的机遇。铜丝成本不到金丝成本的 30%，这是绝对优势，也是推动工艺不断进步的最大动力。铜丝键合是目前半导体行业重点发展的一项新焊接技术，许多世界级半导体企业纷纷投入开发这种工艺。

根据 2010 年 1 月 SEMI 公布的铜引线键合的调查，有 41% 的半导体厂商使用铜引线键合。在铜引线键合的购买比例中，台湾占到全球的 39%，菲律宾占到全球的 18%，日本占 3%。铜引线键合的先行者——台湾日月光 ASE 表示，“采用铜引线键合的封装供货量截至 2010 年 9 月累计达到了 10 亿个，实现了不亚于金线的质量”。另外，台湾日月光集团预计 2010 年底的累计供货量将达到 20 亿个，2010 年底之前将购买 4000 台铜引线键合装置。从日月光 ASE 2010 年第一季、第二季的财报上就可以明显看出铜引线键合所带来的毛利率提升效应，第二季单季获利大增 36%，表现优于预期。日月光 ASE 预计在 2010 年，铜引线键合芯片的出货量将超过传统的金丝键合芯片。

在封装行业内，对于在采用铜引线键合技术较为领先的企业，在二级市场估值上往往享受一定的溢价。参照同在台湾市场的日月光 ASE 和矽品 SPIL，我们可以发现市场对日月光 ASE 的认可度好于矽品 SPIL，给予日月光 ASE 一定的估值优惠。我们理解这是市场对于日月光 ASE 在铜引线键合技术方面的领先的一种肯定。

图 18：日月光 ASE 对矽品 SPIL 市盈率之溢价

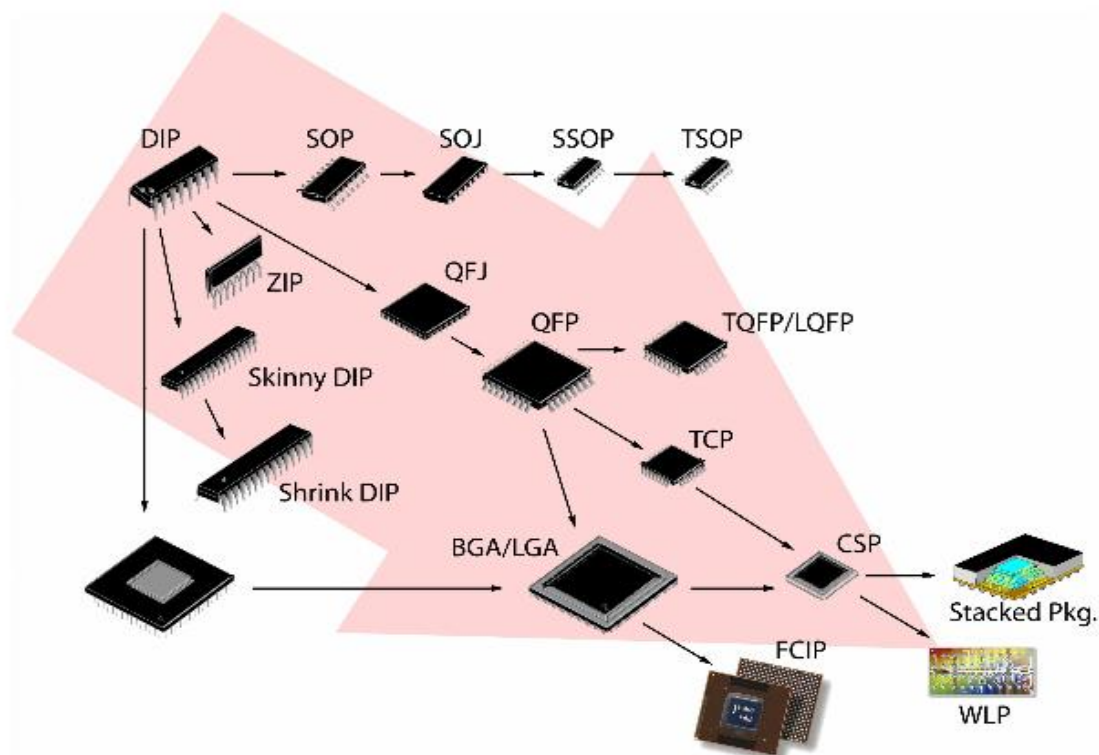


资料来源：华泰联合证券研究所

高密度、多引脚 - BGA

随着电子产品向便携式、小型化、网络化和多媒体化方向的迅速发展，对电子组装技术提出了更高的要求，新的高密度组装技术不断涌现，其中球栅阵列封装 BGA（Ball Grid Array）就是一项已经进入实用化阶段的高密度组装技术，现在很多新产品设计时大量地应用这种器件。

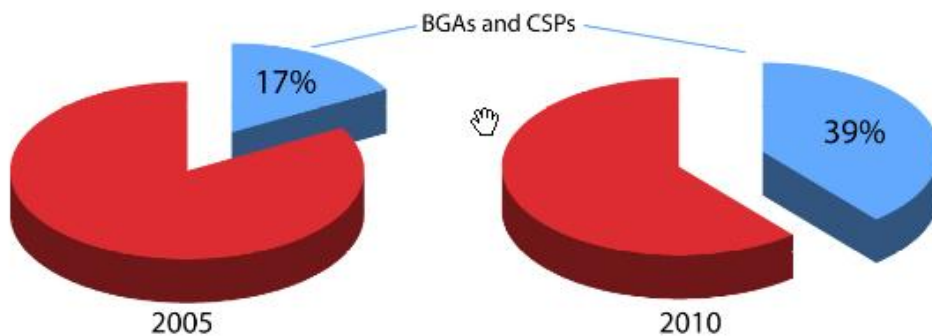
图 19： 半导体封装的历史技术演进路线



资料来源：华泰联合证券研究所

根据 IC Insight 的统计，2005 年全球采用 BGA 和 CSP 封装的芯片出货大约为 200 亿颗，约占 17%，而 IC Insight 预计这一数字在 2010 年将达到 700 亿颗，占比达到 39%。

图 20： BGA 封装形式市场份额不断提升



资料来源：IC Insight，华泰联合证券研究所

BGA 技术的研究始于 20 世纪 60 年代，最早被美国 IBM 公司采用。在 20 世纪 80 年代，人们对电子电路小型化和 I/O 引线数提出了较高的要求。为了适应这一需求，QFP 的引脚间距目前已从 1.27mm 发展到了 0.3mm。由于引脚间距不断缩小，I/O 引线数不断增加，封装体积也不断加大，给电路组装生产带来了许多困难，导致成品率下降和组装成本的提高。另一方面由于受器件引脚框架加工精度等制造技术的限制，0.3mm 已是 QFP 引脚间距的极限，这都限制了组装密度的提高。当集成电路的引脚数目超过 208 时，传统的封装方式有一定困难度。而且，当集成电路的频率超过 100MHz 时，传统的封装形式可能会产生相互干扰的现象。

图 21: QFP 封装形式

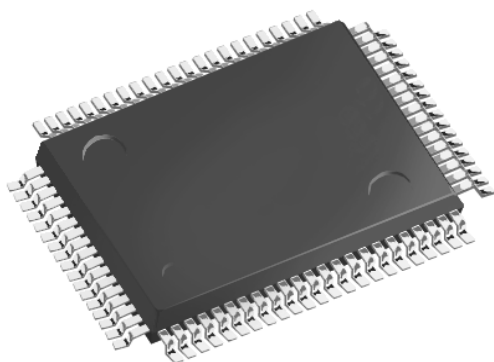
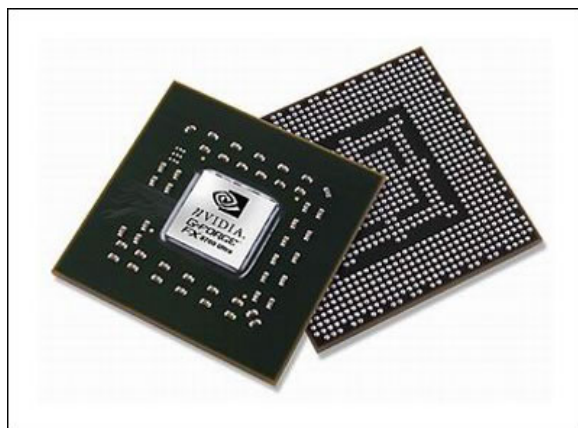


图 22: BGA 封装形式



资料来源：公开资料，华泰联合证券研究所

BGA 的 I/O 端子以圆形或柱形焊点按阵列形式分布在封装下面，引线间距大，引线长度短，这样 BGA 消除了精细间距器件中由于引线而引起的翘曲的问题。BGA 技术的优点是可增加 I/O 数和间距，消除 QFP 技术的高 I/O 端口数带来的生产成本和可靠性问题。

BGA 技术的出现是 IC 器件从四边引线封装到阵列焊点封装的一大进步，它实现了器件更小、引线更多，以及优良的电性能，另外还有一些超过常规组装技术的性能优势。这些性能优势包括高密度的 I/O 接口、良好的热耗散性能，以及能够使小型元器件具有较高的时钟频率。目前 BGA 封装形式已经成为大规模集成电路设计的主流选择。从多个封装企业的数据来看，BGA 类产品出货占比飞速上升。

BGA 封装与 DIP、SOP 以及 QFP 等封装的不同不仅仅是在引线外观上面，而更多的是在从芯片设计、制造到封装的整个完整制程中。BGA 封装不仅工艺流程不同于上述的传统形式，在材料上也大不相同。目前 BGA 的封装形式有两种实现方式，一种是仍然采用金属引线键合工艺，但是没有引线框架，而是采用 IC 基板（Substrate）来代替引线框架；另一种是采用倒置芯片工艺（Flip Chip），在芯片上采用凸点工艺（Bumping）而直接跳过了金属引线键合步骤。

图 23: 采用金属引线键合的 BGA 封装结构

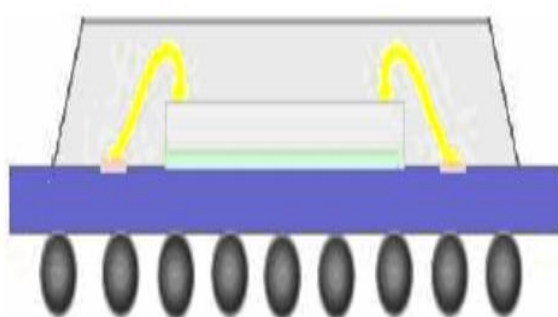
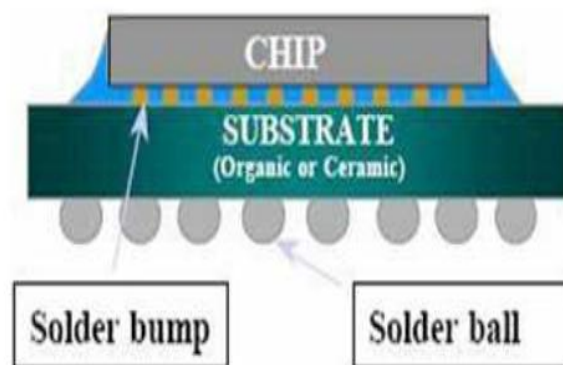


图 24: 采用倒置芯片的 BGA 封装结构



资料来源：华泰联合证券研究所

BGA 封装形式带来的改变之一：就是采用 IC 基板(IC Substrate)替代引线框架 (Lead Frame)。除了 BGA 和 CSP 之外的其它封装形式几乎都是采用引线框架。引线框架封装技术已经相当成熟，应用范围也很广泛，主要是用于引线键合互连的芯片。引线框架是芯片散热、导电的途径，也是芯片的机械物理支撑。BGA 封装形式所采用的 IC 基板实现和引线框架相同的功能，主要用以承载 IC，内部布有线路用以导通芯片与电路板之间讯号，除了承载的功能之外，IC 基板尚有保护电路、专线、设计散热途径、建立零组件模块化标准等附加功能。IC 基板制造流程与 PCB 产品相近，但精密度大幅提升，且在材料设计、设备选用、后段制程与 PCB 则有差异。IC 基板成为 BGA 封装中关键零组件，成本占比较高。BT 树脂是 BGA 封装中应用最广的基板。在全球最主要的芯片封装企业中，采用 IC 基板的产品销售已经占到绝大部分的市场份额。

表格 6: IC 基板在全球主要封装企业的普及度

公司名称	IC 基板产品营收占比 (%)	IC 基板产品营收(亿台币)
日月光 ASE	60	754
矽品 SPIL	42	268
Amkor	58	539
STATS ChipPAC	58	308

资料来源：公司报告，华泰联合证券研究所

从台湾地区芯片设计厂商来看，所设计的产品采用 IC 基板的比例也已经大幅上升。

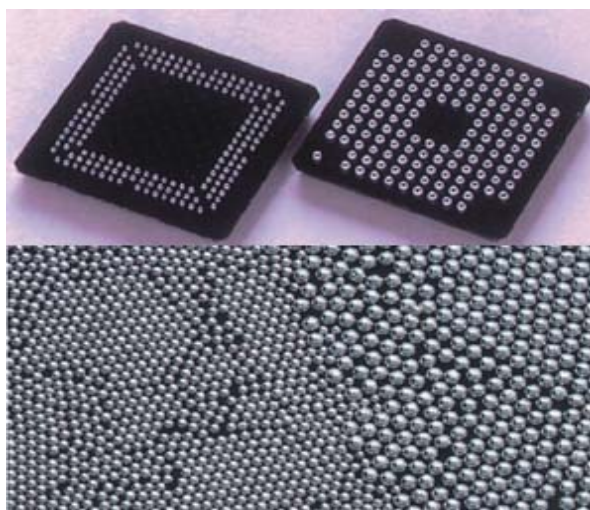
表格 7: IC 基板在台湾芯片设计企业的普及度

公司名称	IC 基板产品营收占比 (%)	引线框架产品营收占比 (%)
MediaTek	40	60
MStar	70	30
Realtek	20	80
Novatek	20	10
Ralink	90	10

资料来源：公司报告，华泰联合证券研究所

BGA 封装形式带来的改变之二：信号引出形状由传统的插针式或者压脚式变成球体式。业内一般将满足 BGA、CSP 封装要求的锡球统称为 BGA 锡球，其中 BGA 封装要求锡球球径介于 0.30-0.76mm 之间，平均每平方英寸约植 200-500 颗锡球；CSP 封装要求的锡球球径介于 0.15-0.50mm 之间，平均每平方英寸约植 300-500 颗。配合线路的密集型逐渐提升，锡球的粒径呈现逐步缩小的趋势。根据日本富士总研所统计，2004 年全球锡球市场规模约 9609 亿粒/月（BGA+CSP 锡球），较 1999 年的 2309 亿粒/月，复合增长率达 33%。如果按照平均每个 BGA 或 CSP 芯片 250-300 个引脚的话，我们预计目前全球锡球市场规模已达到大约 185-21 万亿粒/年。

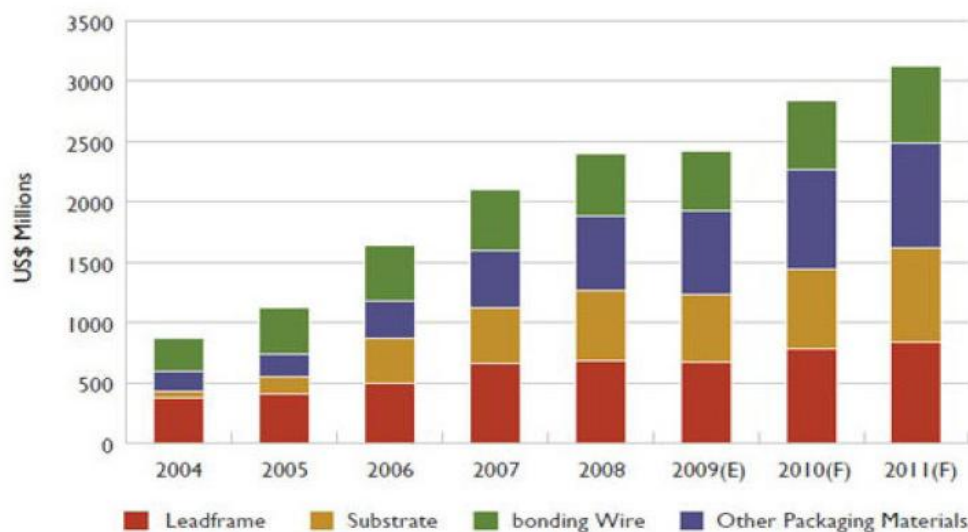
图 25： BGA 封装用锡球



资料来源：华泰联合证券研究所

从整个中国半导体封装材料市场来看，未来几年引线框架的市场成长已经放缓，发展的重心主要是在 IC 基板、键合金属丝以及其它封装材料上。

图 26： 中国半导体封装材料市场情况



资料来源：SEMI Industry Research and Statistics, 华泰联合证券研究所

小型化-芯片级封装 CSP

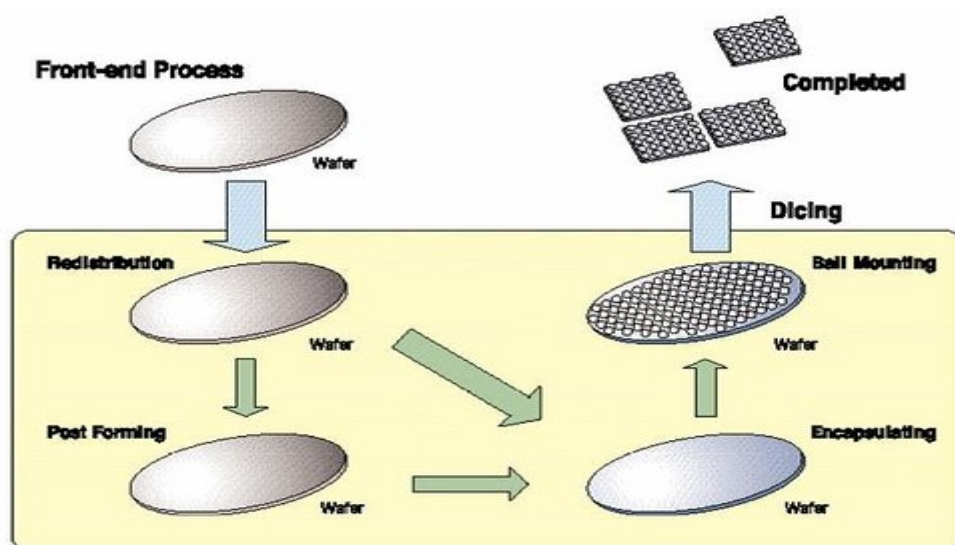
BGA 的兴起和发展尽管解决了 QFP 面临的困难，但它仍然不能满足电子产品向更加小型、更多功能、更高可靠性对电路组件的要求，也不能满足半导体集成技术发展对进一步提高封装效率和进一步接近芯片本征传输速率的要求，所以更新的封装形式-芯片级封装 CSP(Chip Scale/Size Package)出现了。目前，芯片级封装并没有确切的定义。日本电子工业协会对 CSP 规定是芯片面积与封装尺寸面积之比大于 80%。日本松下电子工业公司将封装每边的宽度比其芯片大 1.0 毫米以内的产品称为 CSP。

CSP 是目前体积最小的封装之一。如果按照日本电工协会的定义，CSP 的封装效率可以达到 1:1.14，也就是说 CSP 可以实现芯片面积与最后的封装面积大致等同。CSP 所用锡球直径和球中心距缩小了、更薄了，这样在相同封装尺寸时可有更多的 I/O 数，使组装密度进一步提高。引脚数相同封装，CSP 的面积不到 QFP 的十分之一，只有 BGA 的三分之一。与 BGA 相比，同等空间下 CSP 封装可以将存储容量提高三倍。同时 CSP 在相同尺寸的各类封装中，可容纳的引脚数最多。采用 CSP 封装技术的内存不但体积小，同时也薄，其金属基板到散热体的最有效散热路径仅有 0.2 毫米，大大提高了内存芯片在长时间运行后的可靠性，线路阻抗显著减小，芯片速度也随之得到大幅度提高。CSP 封装内存芯片的存取时间比 BGA 封装内存改善 15-20%，同时抗干扰、抗噪性能也能得到大幅提升。

WLP 改变传统封装流程

晶圆级封装 WLP (Wafer Level Package) 是 CSP 的一种实现方式，也被称为晶圆级芯片封装 WLCSP (Wafer Level Chip Scale Packaging)。不同于传统的芯片封装方式(先切割再封装)，WLCSP 技术是先在整片晶圆上进行封装和测试，然后才切割成一个个的 IC 颗粒，因此封装后的体积即等同 IC 裸晶的原尺寸。WLCSP 的封装方式，不仅明显地缩小芯片模块尺寸，而符合便携式移动设备对于内部设计空间的高密度需求；另一方面在效能的表现上，更提升了数据传输的速度与稳定性。

图 27： WLP 封装流程



资料来源：华泰联合证券研究所

未来的封装-多系统集成

虽然最新出现的 CSP 技术已经让裸芯片尺寸与封装尺寸基本相近，这样在相同封装尺寸时可有更多的 I/O 引脚数，也使电路组装密度大幅度提高，但是人们在应用中也发现，无论采用何种封装技术，在封装后裸芯片的性能总是比未封装的要差一些。于是人们提出了多芯片组件 MCM(Multi Chip Module)概念。MCM 把几块 IC 芯片或 CSP 组装在一块电路板上，构成功能电路板，就是多芯片组件。MCM 的出现使电子系统实现小型化、模块化、低功耗、高可靠性提供了更有效的技术保障。

图 28: MCM 结构示意图

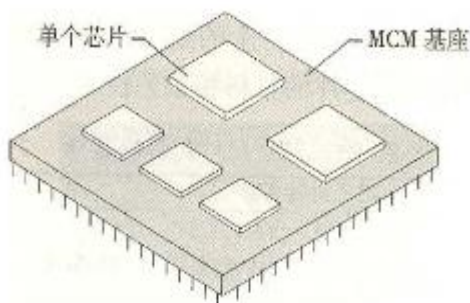
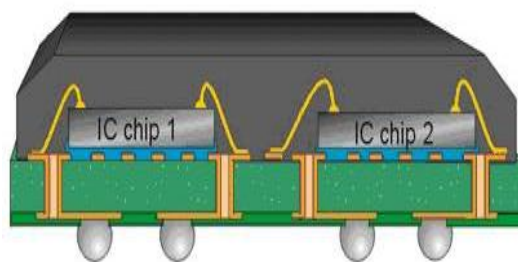


图 29: MCM 剖面结构图

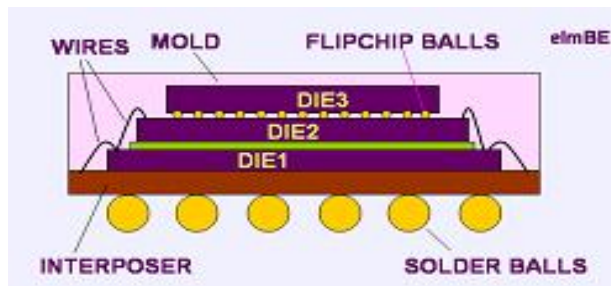


资料来源：华泰联合证券研究所

多芯片集成在 MCM 技术之后的后续者就是 SIP (System in a Package)。SIP 是指把构成一个完成电子系统的多个芯片封装在一起的技术，例如将移动终端中的存储器、接口电路、甚至处理器都封装在一个芯片内，以实现电子设计的小型化。虽然有人认为 SIP 和 MCM 是同一个技术，但是大多数认为 SIP 在封装技术上更先进，而把 SIP 区别开 MCM。例如，MCM 中芯片是放置在同一层面上 IC 基板上，而 SIP 中芯片可以根据一定的配置堆叠放置。

SIP 封装技术使设备提供商把 MCU、DRAM、FLASH、ASIC 和 DSP，甚至被动元件压缩进一个单一封装中，可以大大地减小系统的尺寸，也极大地缩短了产品的发布时间和周期，安装和测试也相应地简化了。采用 SIP 封装的集成电路，对印刷电路板的要求也降低了，因为复杂的系统连线在芯片内部已经实现了。由于要实现水平和垂直方向芯片的安装和连接，SIP 封装技术的难度是相当大的。一般把封装过程中将多个芯片层叠放置并且互相连接。SIP 由于大量使用堆叠技术也被称为 3D 封装技术。从技术难度和应用速度来看，3D 封装技术在未来 10 年内将成为封装技术的突破点和主流路径。

图 30: 一个采用了引线键合和倒置芯片的 3D SIP 结构



资料来源：华泰联合证券研究所

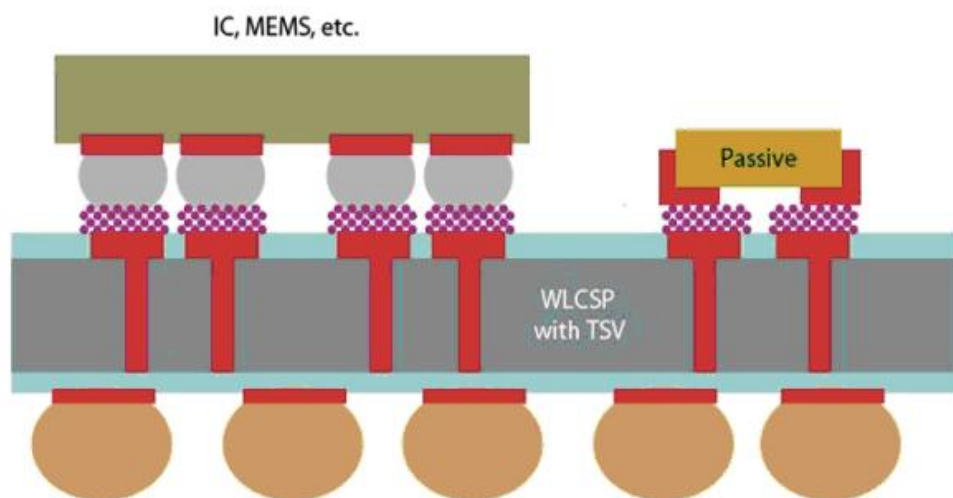
3D SIP 关键 - TSV 技术

硅通孔 TSV (Through-Silicon Via) 技术是半导体集成电路产业迈向 3D-SiP 时代的关键技术。尽管 3D 封装可以通过引线键合、倒装 (Flip Chip, FC) 凸点等各种芯片通路键合技术实现, 但 TSV 技术是潜在集成度最高、芯片面积/封装面积比最小、封装结构和效果最符合 SiP 封装要求、应用前景最广的 3D 封装技术, 被誉为是继引线键合、TAB、FC 之后的第四代封装技术, TSV 也被称为终极三维互联技术。

TSV 技术本质上并不是一种封装技术方案, 而只是一种重要的工具, 它允许半导体裸片和晶圆以较高的密度互连在一起。基于这个原因, TSV 在大型 IC 封装领域中是一个重要的步骤。TSV 工艺将传统的芯片之间引线连接的方式彻底改变, 通过在芯片晶圆上开凿微型导孔来实现上下的导通。采用 TSV 工艺后, 封装流程就放弃了金属引线键合工艺, 而增加了蚀刻和钻孔等步骤。TSV 技术一般和 WLCSP 相结合, 工艺流程上可以先钻孔和后钻孔。其具体的流程基本包含以下: 贴膜 -> 打磨 -> 蚀刻 -> 绝缘层处理 -> 钻孔 -> 溅镀 -> 贴装 -> 切割。

德州仪器(TI)的研究人员认为, WLCSP 正在向标准化的封装结构发展。WLCSP 可以包含 WLCSP IC、MEMS IC 和无源器件的组合, 并且这些器件通过硅通孔(TSV)技术互连。下图所展示的就是一个基于 TSV 的晶圆级封装芯片结构, 通过 TSV 工艺, 将逻辑器件、MEMS 器件, 甚至被动器件在晶圆级封装在一起。

图 31: 采用 TSV 技术的 3D SIP 封装结构



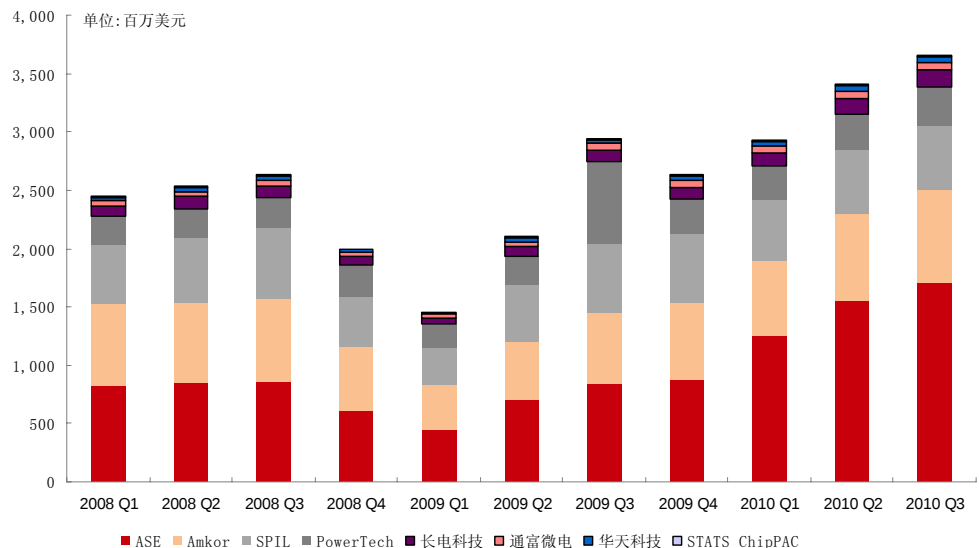
资料来源: 公开资料, 华泰联合证券研究所

根据半导体业内厂商及专业研究机构预测, 从 2011 年开始, TSV 技术将会渗透到 DSP、NAND Flash、DRAM、RF 等芯片领域; 未来, 基于 TSV 技术的 3D-SiP 封装将进一步应用至 CPU、GPU、传感器、MEMS 等各类领域。TSV 技术将成为 3D-SiP 的主流封装技术

相关上市公司浅析

目前，在集成电路封装测试行业，高端技术和高端产品的市场份额仍然由国际巨头占据，如台湾日月光（ASE）、美国安科（Amkor）、台湾矽品（SPIL）、星科金朋（POWERTECH）等世界大封装企业。

图 32： 全球主要封装企业营收比较



资料来源：华泰联合证券研究所

长电科技-国内本土封装龙头

长电科技是国内本土半导体封装的龙头企业。按照中国半导体行业协会的统计数据，公司所属的新潮科技集团在 2009 年中国内地封装行业销售排名第三，是国内本土企业中规模最大的。

表格 8：中国内地 2007-2009 年封装测试行业销售排名

排名	2007 年	2008 年	2009 年
1	飞思卡尔半导体（中国）有限公司	飞思卡尔半导体（中国）有限公司	飞思卡尔半导体（中国）有限公司
2	奇梦达科技（苏州）有限公司 *	奇梦达科技（苏州）有限公司*	威讯联合半导体（北京）有限公司
3	威讯联合半导体（北京）有限公司	威讯联合半导体（北京）有限公司	江苏新潮科技集团有限公司
4	江苏新潮科技集团有限公司	江苏新潮科技集团有限公司	上海松下半导体有限公司
5	上海松下半导体有限公司	上海松下半导体有限公司	深圳赛意法半导体有限公司
6	深圳赛意法半导体有限公司	深圳赛意法半导体有限公司	南通华达微电子集团有限公司
7	瑞萨半导体（北京）有限公司	南通富士通微电子股份有限公司	三星电子(苏州)半导体有限公司
8	南通富士通微电子股份有限公司	星科金朋（上海）有限公司	日月光封装测试(上海)有限公司
9	英飞凌科技(无锡)有限公司	瑞萨半导体（北京）有限公司	瑞萨半导体（北京）有限公司
10	三星电子(苏州)半导体有限公司	乐山无线电股份有限公司	英飞凌科技(无锡)有限公司

*已经破产

资料来源：中国半导体行业协会，华泰联合证券研究所

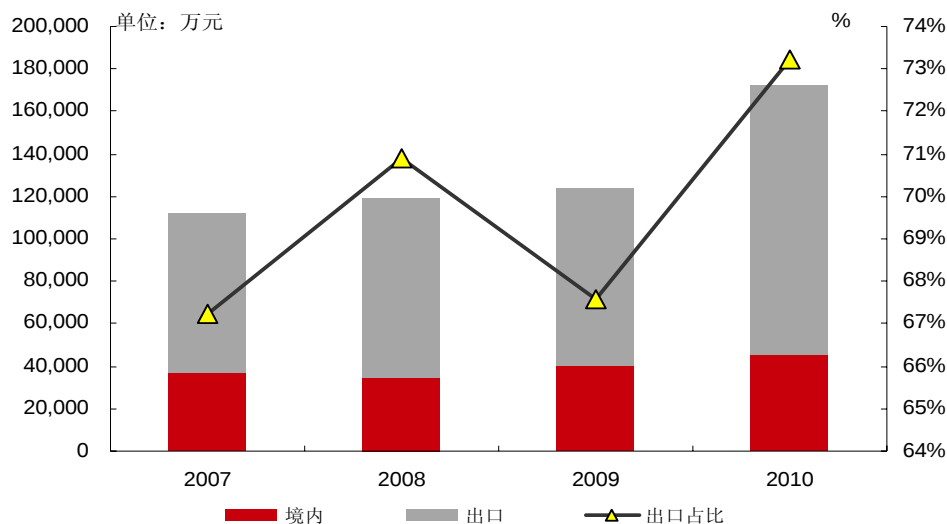
公司的主营业务包括 IC 封装和分立器件制造。从公司 2009 年以前公布的报表来看，IC 封装业务约占总营收一半强，业务发展较为平衡，而且出口和内销大约各占一半。客户主要以台湾企业和国内客户为主。

公司在 IC 封装技术上稳步发展，产品涵盖了绝大部分的封装形式。公司以先进半导体封测业务为主导，重点发展 SiP、WLCSP、铜柱凸块的延伸产品、TSV、MIS 等封装技术。公司控股子公司长电先进已形成了年产 12 亿颗 WLCSP 的产能，TSV 的产能也已经达到了月产 1000 万片，公司的铜丝键合工艺已经较为成熟，而且公司是国内本土企业中在综合采用 SiP 技术平台方面的先行者。而且通过长电香港收购 JCI 股权，间接入股新加坡 APS，成功获得了 MIS-PP 高端封装技术，MIS-PP 独特的封装技术能够将目前 IC 封装主流技术进行前所未有的拓展。这是未来长电科技的重要看点。

通富微电-最直接享受国际产能转移

通富微电是中国半导体芯片封装测试行业的领先企业之一，产品覆盖面广，技术领先。公司的出口销售占比高达超过 70%，是目前国内本土封装企业中出口占比最高的一家。全球前 20 半导体企业中有超过一半是公司的客户，下游客户资源非常优秀。

图 33：通富微电出口销售占比



资料来源：华泰联合证券研究所

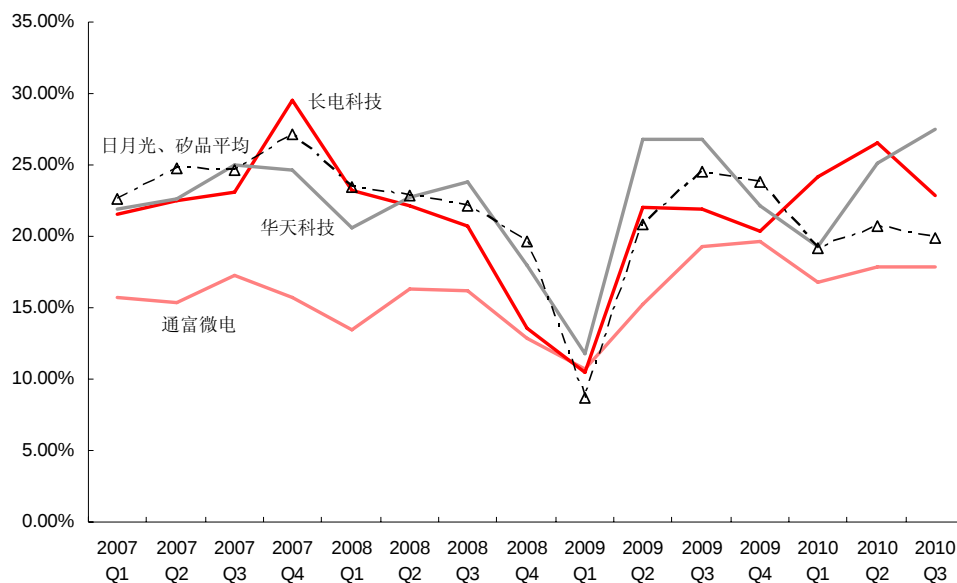
半导体产能转移的大趋势仍然在延续。公司目前的外包业务占据主要份额，已经和众多全球主要半导体厂商建立稳定客户关系，而且日本富士通是公司的第二大股东和主要客户之一。公司在承接国外先进技术和外包业务上占有先天优势。

公司紧跟技术革新的步伐，不断调整其产品结构，逐步淘汰技术壁垒少，毛利率低 DIP 类型封装产品，加大毛利率高的 BGA 类型封装产品。高毛利产品营收占比上升将改善公司赢利能力。公司同时在最新的芯片级别封装 CSP 技术上持续投入，有望在最新技术应用上缩小和全球领先企业的差距。

华天科技-投资西钛实现跳跃发展

与东南沿海地区企业相比，华天科技拥有低成本的比较优势。公司地处西北地区，劳动力、水电、土地等要素成本较低；同时，公司在部分封装设备上实现了国产化和通用化，在设备投资中有成本优势。在国内本土的三家最大的封装测试企业中，华天科技拥有最高的毛利率。

图 34： 主要芯片封测企业毛利率比较



资料来源：公司资料，华泰联合证券研究所

华天科技的主要客户群是国内的芯片设计厂商，也是内单销售比重最大的封装企业，内单比重保持在 80~90% 左右。华天科技充分受益于国内 IC 产业链的升级趋势，国内客户的快速发展对华天科技的拉动贡献最大。

华天科技于 2011 年 1 月完成了对昆山西钛的投资，获得昆山西钛 35% 的股权。昆山西钛于 2010 年 4 月投产，主要是采用 TSV 技术做 WLCSP 封装的 CMOS 影像传感器芯片。目前国内只有昆山西钛、苏州晶方、长电先进（长电科技子公司）三家封装厂商拥有 TSV 技术。目前公司产能为 8" 晶圆 2,000 片/月，计划在 2011 年底将产能扩到 6000 片/月。公司声称已经做到了 95% 的良品率，为国内最高的水平，而且是国内唯一一家实现 TSV 技术 WLCSP 量产的封装企业。目前公司的主要客户是 Aptina, Aptina Imaging 是美光 Micron 旗下专门负责 CMOS 影像业务的独立实体，也是全球领先的三大 CIS 厂商之一。

康强电子-铜代金的选择

康强电子的主要产品是引线框架和键合用金属丝，均是半导体封装的材料。在过去三年半，虽然引线框架和键合丝业务在总收入中占比有所下降，但一直在 87% 以上。公司产品的主要原材料是铜和金，下游客户是国内的半导体封装企业，国内销售占比保持在 90% 水平。公司同时是长电科技的第二大股东，和长电科技建立了紧密的合作关系。

公司的产品中，高端集成电路用引线框占比在增加，低端引线框占比减少到了40%以下。公司也在积极开发中高端的 QFN 框架，目前在客户送样阶段。公司也正在开发 BGA 基板产品。

新华锦-即将粉墨登场的封装材料新贵

新华锦公司于 09 年 9 月出资设立新华锦“青岛”材料科技有限公司，正式进军锡材加工产业。

公司拥有喷射和切割两种 BGA 锡球生产线，设计总产能约 100 万 kk/年（即约 10000 亿粒/年）（其中两条线在建），另有锡条、锡膏、锡丝、电镀锡球共 4300 吨。

公司目前已成功实现锡丝、锡条、锡膏、电镀锡球等面向印刷电路板子产业的初级锡材料批量生产供应。而在更为高阶的应用于封装产业的 BGA 锡球领域，公司还处在认证推广阶段。

业内一般将满足 BGA、CSP 封装要求的锡球统称为 BGA 锡球。BGA 锡球生产对其真圆度和成品率要求高，生产技术难度大、工艺控制要求高，存在明显技术壁垒。产品拥有较高的附加值，毛利率达 50%左右，且市场潜力巨大。封装产业对其关键材料供应商的认证过程复杂而严苛，一般需要经过如下多个阶段：即熟悉阶段（建立信任）、报价阶段、送样检测阶段、企业管理认证阶段、小批量测试订单认证、大批量订单，直至建立稳定供货关系。整个过程大约需要 3-5 年整个过程大约需要 3-5 年。

在全球主要封装企业中，公司目前已通过日月光的认证，并已开始接受订单；华硕、富士康等企业的认证已进入最后阶段，Amkor 等企业的认证工作也在有序推进。公司作为目前国内唯一具备 BGA 锡球量产能力的厂商，有望在中国半导体产业率先承接封装环节产业转移浪潮中实现跨越发展。

风险提示

全球领先的封装测试企业也开始在中国大陆直接投资，这将加大行业内的竞争。中国台湾地区为世界封装测试最先进地区，全球 2008 年前十大封装测试厂中台湾占到 5 席，如果中国台湾地区逐步开放本地半导体企业投资中国大陆的政策限制，全球大部分的集成电路封装测试生产能力集中在中国，将形成以外资独资和外资控股封装测试企业为主导的竞争格局

表格 9：全球领先封装企业向大陆转移产能

时间	公司
2007	日月光 ASE 分别以 6000 万美元和 2610 万美元收购威宇科技和 NXP 苏州厂 60%股权
2008	日月光 ASE 以 3000 万美元增资上海封测厂
2009	Amkor 在大陆设厂

资料来源：华泰联合证券研究所

半导体封装企业所面临的另一个风险是用工成本的上升，这将直接影响半导体封装企业的盈利能力。



华泰联合证券评级标准:

时间段 报告发布之日起 6 个月内
基准市场指数 沪深 300 (以下简称基准)

股票评级

买 入 股价超越基准 20%以上
增 持 股价超越基准 10%-20%
中 性 股价相对基准波动在 $\pm 10\%$ 之间
减 持 股价弱于基准 10%-20%
卖 出 股价弱于基准 20%以上

行业评级

增 持 行业股票指数超越基准
中 性 行业股票指数基本与基准持平
减 持 行业股票指数明显弱于基准

免责声明

本研究报告仅供华泰联合证券有限责任公司(以下简称“华泰联合证券”)客户内部交流使用。本报告是基于我们认为可靠且已公开的信息,我们力求但不保证这些信息的准确性和完整性,也不保证文中观点或陈述不会发生任何变更。我们会适时更新我们的研究,但可能会因某些规定而无法做到。

本报告所载信息均为个人观点,并不构成所涉及证券的个人投资建议,也未考虑到个别客户特殊的投资目标、财务状况或需求。客户应考虑本报告中的任何意见或建议是否符合其特定状况。本文中提及的投资价格和价值以及这些投资带来的收入可能会波动。某些交易,包括牵涉期货、期权及其它衍生工具的交易,有很大的风险,可能并不适合所有投资者。

华泰联合证券是一家覆盖证券经纪、投资银行、投资管理和证券咨询等多项业务的全国性综合类证券公司。我公司可能会持有报告中提及公司所发行的证券头寸并进行交易,还可能为这些公司提供或争取提供投资银行、财务顾问或金融产品等相关服务。

我们的研究报告主要以电子版形式分发,间或也会辅以印刷品形式分发。我们向所有客户同时分发电子版研究报告。

©版权所有 2011 年 华泰联合证券有限责任公司研究所

未经书面授权,本研究报告的任何部分均不得以任何形式复制、转发或公开传播。如欲引用或转载本文内容,务必联络华泰联合证券研究所客户服务部,并需注明出处为华泰联合证券研究所,且不得对本文进行有悖原意的引用和删改。

深圳

深圳市福田区深南大道 4011 号香港中旅大厦 25 层
邮政编码: 518048
电 话: 86 755 8249 3932
传 真: 86 755 8249 2062
电子邮件: lzrd@mail.htlhsc.com.cn

上海

上海浦东银城中路 68 号时代金融中心 45 层
邮政编码: 200120
电 话: 86 21 5010 6028
传 真: 86 21 6849 8501
电子邮件: lzrd@mail.htlhsc.com.cn